

PAT-NO: JP02000357627A
DOCUMENT-IDENTIFIER: JP 2000357627 A
TITLE: CHIP TYPE ELECTRONIC COMPONENT
PUBN-DATE: December 26, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
NISHIZAWA, KAORU	N/A
YAMAKAWA, DAISUKE	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MITSUBISHI MATERIALS CORP	N/A

APPL-NO: JP11168177

APPL-DATE: June 15, 1999

INT-CL (IPC): H01G004/252, H01C007/00 , H01C007/04 ,
H01F027/00 , H01F027/29
 , H01G004/12 , H01G004/38

ABSTRACT:

PROBLEM TO BE SOLVED: To prevent the overflow of a plating film onto the surface of a ceramic element assembly of a chip type electronic component by forming a three-layer external electrode on both ends of the chip type electronic component, with the average grain diameter of deposited particles of a plating film in the second layer set within a specified range.

SOLUTION: The slurry made of the composite oxide magnetic material in the Fe, Ni, Cu, and Zn system is laminated several times with

an inner electrode 2
contained inside to make a green sheet. After being dried,
the green sheet is
cut into chip-size pieces, which are baked to obtain
element assemblies 1. On
both sides of the element assembly 1, a metal sintered type
electrode layer 3A
is formed as a first layer of an external electrode
electrically connected to
the inner electrode 2. Then, an Ni plating film 3B as a
second layer and a
solder plating film 3C as a third layer are formed in
order. Out of these
three layers, the average grain diameter of deposited
particles of the Ni
plating film 3B in the second layer is set between 0.005

COPYRIGHT: (C) 2000, JPO

cl 1, 2
| L₁₃
12

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-357627
(P2000-357627A)

(43) 公開日 平成12年12月26日 (2000. 12. 26)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 G 4/252		H 0 1 G 1/14	C 5 E 0 0 1
H 0 1 C 7/00		H 0 1 C 7/00	B 5 E 0 3 3
7/04		7/04	5 E 0 3 4
H 0 1 F 27/00		H 0 1 G 4/12	3 5 2 5 E 0 7 0
27/29		H 0 1 F 15/00	D 5 E 0 8 2
審査請求 未請求 請求項の数 1 O L (全 6 頁) 最終頁に続く			

(21) 出願番号 特願平11-168177

(22) 出願日 平成11年6月15日 (1999. 6. 15)

(71) 出願人 000006264

三菱マテリアル株式会社

東京都千代田区大手町1丁目5番1号

(72) 発明者 西澤 薫

埼玉県秩父郡横瀬町大字横瀬2270番地 三

菱マテリアル株式会社セラミックス工場内

(72) 発明者 山川 大輔

埼玉県秩父郡横瀬町大字横瀬2270番地 三

菱マテリアル株式会社セラミックス工場内

(74) 代理人 100076679

弁理士 富田 和夫 (外1名)

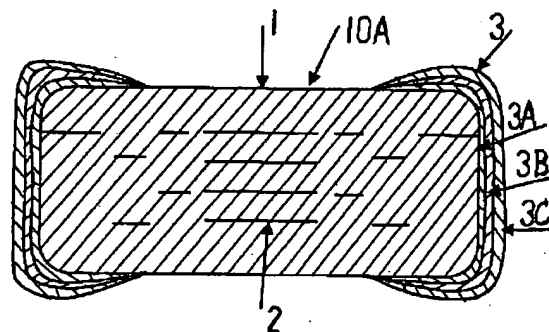
最終頁に続く

(54) 【発明の名称】 チップ型電子部品

(57) 【要約】

【課題】 外部電極が3層で構成されるチップ型電子部品では、Niのメッキ膜で形成される第2層目が、第1層目の電極の範囲を超えてセラミックの素体上にまでのはみ出して成長し、電極間の短絡や電極間距離の変動が起こり、品質低下の原因となっていた。

【解決手段】 外部電極第2層目Niメッキ膜の析出粒子の平均粒径を0.005 μ m以上1.0 μ m以下に制御することにより、セラミック素体へのはみ出しのないメッキ膜の形成が可能となった。



【特許請求の範囲】

【請求項1】 セラミックを素体とするチップ型電子部品であって、両端に3層からなる外部電極が形成され、該外部電極の素体と接する第1層目は、金属が焼結して形成されたものであり、第2層目は、Ni若しくはCu若しくはこれらの合金のメッキ膜が第1層目を覆うように形成されたものであり、第3層目は、Sn若しくはハンダのメッキ膜が第2層目を覆うように形成されている場合において、該第2層目のメッキ膜を形成する析出粒子の平均粒径が0.005 μ m以上1 μ m以下であることを特徴とするチップ型電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、セラミックを素体とする表面実装型チップ電子部品に係り、特に外部電極のメッキはみ出しがなく品質が安定したチップ型電子部品に係る。

【0002】

【従来の技術】 積層セラミックコンデンサ、チップ型抵抗、チップ型サーミスタ、LC複合EMIフィルタなどのチップ型電子部品は、主としてセラミック焼結体からなるチップ状素体と、その内部に設けられた内部電極と、その内部電極に導通するようにチップ状素体の両端面に設けられた外部電極とにより構成されており、外部電極を回路基板にハンダ付けすることにより実装される。

【0003】 このようにチップ型電子部品において外部電極は、チップ型電子部品と基板上の回路とを接続するためのものであり、その良否が製品自体の電気的特性、機械的特性、信頼性に大きな影響を与える。

【0004】 外部電極はこのように重要な役割をするので、従来から材料や構造の面で種々の改良が重ねられており、現在は、主として図2(イ)に示す3層構造のものが用いられている。

【0005】 以下図2(イ)に従って、従来の3層の外部電極について説明する。素体1と接する第1層目3Aは、貴金属焼結体の膜から形成されている。この膜はAg、Pd、Pt、Auなどの貴金属粉末と、無機結合材と、有機ビヒクルとを混練、得られた導電性ペーストをチップ状素体の両端面に塗布した後、500℃～800℃の温度で焼成して形成される。このようにして形成された第1層目を、直接ハンダを介して回路基板に実装しようとする、Agなどの第1層目を構成する成分がハンダに吸収されて接着力が小さくなるいわゆるハンダ食われ現象が起きる。そこで、このハンダ食われ現象を防止する目的で、第1層目の貴金属層の表面にNiのメッキ膜である第2層目3Bが形成される。しかし、このNiメッキ膜が酸化するとハンダとの付着性が悪くなる。そこで、Niメッキ膜の酸化を防止する目的で、第2層目のメッキ膜の上にSn若しくはハンダのメッキ膜であ

る第3層目3Cが形成される。第3層目としてSnやハンダのメッキ膜を用いるのは、Niメッキ膜やハンダとの相性がよいので剥離の心配がないことによる。上記で説明した第2層目及び第3層目のメッキ膜の形成は、直流連続印加方式による電解バレルメッキ法により行われている。

【0006】

【発明が解決しようとする課題】 しかし、直流連続印加方式による電解バレルメッキで形成された第2層目のNiメッキ膜及び第3層目のSn若しくはハンダメッキ膜は、図2(イ)20若しくは図2(ロ)20のように貴金属で形成された第1層目の外部電極の範囲を超えて素体の表面にまではみ出していることが多く、以下のような不都合が生じていた。

【0007】 ① メッキ膜が素体面にはみ出すので、電極間の距離が変化し製品の絶縁抵抗値や静電容量値などの品質が変動する。

② メッキ膜が素体面にはみ出すので、電極間距離が短くなりハンダでの実装時に外部電極間で短絡することがある。

③ メッキ膜が素体面にはみ出すと製品の見かけが悪くなる。

【0008】 そこでこの対策として、メッキ時の電流値を低くしたり、メッキ時間を短くすることによって析出するNiの量を少なくして、メッキのはみ出し量を少なくすることが考えられる。しかし、この場合メッキ膜が薄く不完全なものとなるので、ハンダ食われ現象を起こす可能性が高い。

【0009】 本発明は、上記従来技術の問題点を解決して、メッキ膜がセラミックの素体面にはみ出して形成されていない高品質で信頼性の高いチップ型電子部品を提供することを目的とする。

【0010】

【課題を解決するための手段】 そこで、上記従来技術の問題点を解決すべく、従来の直流連続印加方式による第2層目の電解バレルメッキ法を解析した結果、従来のメッキ法では析出する粒子の平均径が2 μ m以上と粗いのが原因で、メッキ膜がセラミックの素体の上にはみ出して形成されるのではないかと考察し、第2層目のメッキで析出する粒子を細かくすることを検討した結果本発明を成すに至った。

【0011】 上記目的を達成するための請求項1の発明は、セラミックを素体とするチップ型電子部品であって、両端に3層からなる外部電極が形成され、該外部電極の素体と接する第1層目は、金属が焼結して形成されたものであり、第2層目は、Ni若しくはCu若しくはこれらの合金のメッキ膜が第1層目を覆うように形成されたものであり、第3層目は、Sn若しくはハンダのメッキ膜が第2層目を覆うように形成されたものである場合において、該第2層目のメッキ膜の析出粒子の平均粒

径が $0.005\mu\text{m}$ 以上 $1\mu\text{m}$ 以下であることを特徴とするチップ型電子部品である。

【0012】本発明のチップ型電子部品は、外部電極第2層目のメッキ膜の析出粒子の平均粒径を $0.005\mu\text{m}$ 以上 $1\mu\text{m}$ 以下にすることにより、セラミックの素体部分にはメッキ膜が形成されずに、第1層目の金属膜が形成されている部分にのみメッキ膜が形成される。その結果、実装時にハンダにより外部電極間が短絡されることがなく、外部電極間の間隔が一定するので製品の信頼性が高く、外観の良い高品質のチップ型電子部品が提供さ

れる。

【0013】本発明において、外部電極の第1層目は焼結した金属を主体として構成されている。金属としては、Ag、Pd、Au、Pt、Rh、Ni、Cuの単味若しくはこれらの2種以上の合金若しくはこれらの金属を主体とした合金が用いられるが、実用的には、Ag、Pd、Pt、Auなどの貴金属の単味、若しくはAg/Pd系合金がよく用いられる。

【0014】第1層目の上に電気メッキ法によって形成される第2層目は、Ni、Cuなどの金属若しくはこれらを主体とした合金で形成されるが、主としてNiメッキ膜が用いられる。Niメッキ膜が用いられるのは、ハンダ食われを防止する効果が他の金属より大きいからである。

【0015】本発明においては、第2層目のNiメッキ膜の形成には、従来の直流連続印加方式によるメッキ法ではなく、パルス電流印加方式によるメッキ法が用いられる。パルス電流印加方式を用いるとNiメッキ膜の析出粒子が微細になるからである。なお、Niメッキ膜の析出粒子の大きさの調整は、パルス間隔や印加電流の調整によって可能であり、パルスのオンオフの繰返しを一定とした場合には、印加電流を低くする方が析出粒子径が大きくなり、印加電流を一定とした場合には、オンオフの繰返しを短周期にした方が析出粒子が小さくなる。

【0016】本発明においては、外部電極第2層目のメッキ膜の析出粒子の平均粒径が $0.005\mu\text{m}$ 以上 $1.0\mu\text{m}$ 以下であることが必要である。析出粒子の平均粒径が $1.0\mu\text{m}$ を超えると第1層目の貴金属電極の範囲を超えて素体の上にはみ出してメッキ膜が形成されるので、本発明の目的を達することができず、また、平均粒径が $0.005\mu\text{m}$ 以下であるとメッキ膜の成長が遅く製造に長時間を要することになり、結果として製品のコストが高くなる。

【0017】本発明において、第2層目のメッキ膜の析出粒子の平均粒径を $1\mu\text{m}$ 以下と細かくすると、メッキ

*膜が第1層目の貴金属電極の範囲を超えないのは、析出する粒子が細かいほどメッキ膜の成長が緩やかで緻密なメッキ膜が形成されるので、貴金属電極の範囲を超えてメッキが成長するには至らないからであり、逆に析出する粒子が粗いとメッキ膜の形成が急で、メッキ膜も粗であるために貴金属電極の範囲を超えてメッキ膜が成長する。外部電極第3層目は、Sn若しくはハンダメッキ膜によって形成される。これらのメッキ膜は、Niメッキ膜との相性がよく、またSnはハンダの主成分であるために、ハンダを用いて実装するときに不都合を生じることがない。

【0018】以下に、図1に基づいて本発明の実施の形態を説明する。

【0019】図1は、LC複合型EMIフィルタに本発明が適用された例である。

【0020】図1のLC複合型EMIフィルタ10Aは、表面実装型のノイズ対策用のチップ型電子部品であり、次の手順に従って作製される。

① 内部電極2を内包するようにしてFe、Ni、Cu、Zn系複合酸化物磁性体の材料のスラリーを複数回積層してグリーンシートを作製する。

② グリーンシートを乾燥した後にチップサイズに切断、これを焼成して素体1を得る。

③ 素体1の両端に、内部電極2と電氣的に接続された外部電極の第1層目の金属焼結型電極層3Aを形成する。ついで第2層目のNiメッキ膜3B及び第3層目のハンダメッキ膜3Cを形成する。

④外部電極と同様の手順で接地電極4を形成する。

【0021】ここで、セラミック磁性体としては、上記Fe、Ni、Cu、Zn系複合酸化物磁性体以外にFe、Ni、Zn系やMn、Ni、Co系などの複合酸化物磁性体を用いることができる。また、これら磁性体とチタン酸バリウムや鉛複合ペロブスカイトなどの強誘電体との複合体を素体とするLC複合型EMIフィルタにも本発明を適用することができる。

【0022】

【発明の実施の形態】以下に本発明の実施の形態を説明するが、本発明はその趣旨に反しない限り、ここで説明する発明の実施の形態に限定されるものではない。特に本発明に係るチップ型電子部品の外部電極第2層目以外の部分の構造や作製方法などは、ここで、説明するもの以外にそれぞれのチップ型電子部品に適した構造や作製方法が存在する。

【0023】外部電極第2層目をNiメッキ膜として形成するときのメッキ浴や電流印加方法などの条件は以下のとおりである。

(1) Niメッキ浴(水溶液)の組成と環境

硫酸ニッケル($\text{NiSO}_4 \cdot 6\text{H}_2\text{O}$)	300~500 g/l
塩化ニッケル($\text{NiCl}_2 \cdot 6\text{H}_2\text{O}$)	10~30 g/l
スルファミン酸ニッケル	30~50 g/l

5
ホウ酸
PH値
浴温

6
10~50g/l
3.5~5.5
40~60℃

【0024】本メッキ浴に硫酸ニッケルを添加するのは、ニッケル源として安価で、かつ、品質が安定しているからである。塩化ニッケルは水に対する溶解度が大きく、かつ、拡散常数が硫酸ニッケルの2倍あるので、メッキ膜の析出速度を大きくするために添加する。また、塩化ニッケルは金属ニッケルを不動態化しにくいので、金属ニッケルの陽極からの溶解を促進する。スルファミン酸ニッケルは水に対する溶解度が高く、溶液中のニッケルイオン濃度を高めることができるので、メッキ膜の析出速度を大きくするために用いる。ホウ酸はPH緩衝材として用いる。PH値は、3.5以下にすると析出したNiが再溶解し、5.5より高いとNiイオンの溶解度が低くなるので3.5~5.5の範囲とする。メッキ液の浴温は40℃以下になるとメッキ膜析出速度が低下、60℃以上となると水の蒸発が盛んになりNiイオンの濃度が不安定となるので、40℃~60℃の範囲で調整する。

【0025】(2) 電流印加方式

電源は、パルス電流印加電源を用いる。

印加電流 20~100A

ONタイム 0.1~9.0ms

OFFタイム 0.5~100ms

【0026】パルス電流印加電源を用いる場合の印加電流の範囲は、メッキ処理を行う物の数量や大きさによって異なるが、20A未満ではメッキ析出速度小さく、100Aを超えるとメッキ膜が均一性を失うので20~100Aとする。パルス印加のONタイムは0.1~9. *30

硫酸ニッケル ($\text{NiSO}_4 \cdot 6\text{H}_2\text{O}$) 400g/l

塩化ニッケル ($\text{NiCl}_2 \cdot 6\text{H}_2\text{O}$) 15g/l

スルファミン酸ニッケル 40g/l

ホウ酸 30g/l

PH値 4.3

浴温 45±5℃

攪拌 ポンプによる連続攪拌

【0031】(1) 試料の作製

Fe、Ni、Cu、Zn系複合酸化物磁性体と鉛複合系のペロブスカイト系誘電体とを所定の割合で混合、これを圧縮して板状に成形した後、これを切断し、1.9mm×1.1mm×0.9mmのチップとした。ついで、1000℃で焼成してセラミックスの素体を作製した。この素体の長手方向の両端に上記条件で外部電極を、また、長手方向中央部の両側に接地電極を同様に形成し、供試試料とした。この場合内部電極は、図1に示す形式で作製した。なお、電流の印加は表1に示す条件で行った。

【0032】(2) 評価試験の内容

上記条件で作製したLC複合EMIフィルタについて以※50

*0msが適当である。OFFタイムはONタイム長短によって異なるが、0.5~100msが適当である。しかし、メッキ膜のNiの析出粒子が大きくなるので、OFFタイムをONタイムより短くすることはできない。

【0027】なお、本発明は、上記LC複合型EMIフィルタ以外に、チップ型サーミスタ、チップ型抵抗、チップ型インダクタ、積層セラミックコンデンサなどにも適用できる。

【0028】

【実施例】以下に、実施例をもとに、本発明をさらに具体的に説明する。

【0029】本実施例では、図1に示すチップ型のLC複合型EMIフィルタの外部電極第2層目のNiメッキ条件を変えることによって、メッキ膜の析出粒子の粒径を変化させ、作製した各試料について後に説明する評価試験を行った。また、従来の直流連続印加方式によるNiメッキ膜の形成方法を比較例として同時に試験を行った。なお、本実施例では、外部電極の第1層目はAg膜、第3層目はハンダメッキ膜とし各々一定条件で形成した。

【0030】具体的には、外部電極第2層目Niメッキ膜の析出粒子の大きさは、Niメッキ浴の構成を下記に示す条件で一定とした上で、パルス電流印加タイムや印加電流値を変えることによって、変化させた。なお、メッキ開始より終了までの積算電流値は、いずれの試験例でも1500A・sで一定とした。

※下の特性試験を行った。

①Niメッキ膜の析出粒子の粒径の測定

各実験例毎に、外部電極の形成が終わった試料1個について、走査型電子顕微鏡で第2層目のNiメッキ膜の析出粒子の粒径の測定を行った。測定は試料中の任意に抽出された100個の粒子について、最長軸とこれと直交する軸の径を測定、双方の値を平均して各粒子の粒径とした。そして各結晶の粒径100個を平均してNiメッキ膜の析出粒子の平均粒径とし、これを表1に表示した。表1に示すように、従来の直流連続印加方式ではNiメッキ膜の析出粒子の平均粒径は2μmを超えているが、パルス電流印加方式では1μm以下となっている。

②電着状態の観察

各実験例毎に、外部電極の形成が終わった試料500個を抽出して、光学顕微鏡(4倍)でメッキの状態を観察し、第1層目を0.1mm以上はみ出してメッキ膜が形成された箇所のある試料の数を、メッキ不良数として表1に表示した。表1で明らかなように第2層のNiメッキ膜の結晶の平均径が1 μ m以下であるとメッキ不良は発生していない。

③その他の試験

*

試料名	電 流 印 加 方 式	オ ン タ イム (ms)	オ フ タ イム (ms)	印 加 電 流 (A)	メッキ膜の 結晶粒子平 均径(μ m)	メッキ 不良数 (個)
実施例1	パルス	5	10	50	0.06	0
実施例2	パルス	9	20	50	0.01	0
実施例3	パルス	0.1	1	50	0.007	0
実施例4	パルス	5	10	90	0.03	0
実施例5	パルス	5	10	30	0.6	0
実施例6	パルス	5	10	25	0.9	0
比較例1	直 流	—	—	15	2.2	175
比較例2	直 流	—	—	20	2.8	468

【0035】

【発明の効果】本発明のチップ型電子部品は、外部電極 20 第2層目メッキ膜の析出粒子の平均粒径を0.005 μ m以上1.0 μ m以下にしたので、外部電極第2層目及び第3層目のメッキ膜が第1層目をはみ出して素体上に形成されいない。したがって、実装時に外部電極間で短絡することがなく、外部電極の間隔が一定なので電子部品として諸性質が一定し、かつ、実装後のハンダの剥離がなく、高温及び高温の環境下での耐久性が保証された信頼性の高いチップ型電子部品を提供できた。

【図面の簡単な説明】

【図1】本発明を適用したLC複合型EMIフィルタの 30 縦断面図である。

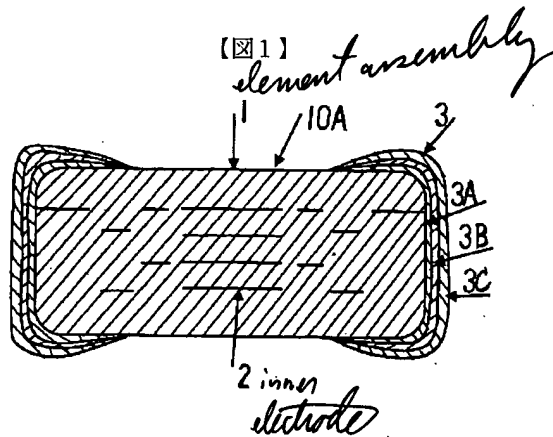
【図2】(イ)従来のチップ型電子部品の外部電極の構※

※造を図示した断面図である。

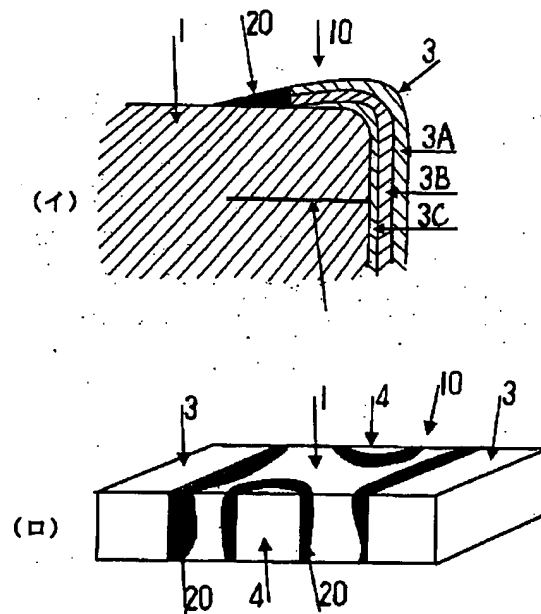
(ロ)外部電極のメッキはみ出しを、LC複合型EMIフィルタを例に図示した斜視図。

【符号の説明】

- 1 素体
- 2 内部電極
- 3 外部電極
- 3A 外部電極第1層目
- 3B 外部電極第2層目
- 3C 外部電極第3層目
- 4 接地電極
- 10 チップ型電子部品
- 10A LC複合型EMIフィルタ
- 20 メッキはみ出し



【図2】



フロントページの続き

(51)Int. Cl.⁷

H01G 4/12
4/38

識別記号

352

F I

H01F 15/10
H01G 4/38

テーマコード(参考)

B
A

Fターム(参考) 5E001 AB03 AE00 AE02 AE03 AF00

AF06 AH07 AH08 AJ03

5E033 BC01 BG03 BH02

5E034 DA07 DC01 DC09

5E070 AA05 AB01 BA12 CB03 CB13

CC01 EA01 EB03

5E082 AA01 AB03 BB01 BC19 DD08

DD09 FG06 FG26 FG54 GG10

GG11 GG26 GG28 JJ03 JJ05

JJ12 JJ21 JJ23 LL02 LL03

MM22 PP09